

TTA Standard

정보통신단체표준(국문표준)

TTAK.KO-10.1121-part5

제정일: 2018 년 12 월 19 일

에너지 전력 분야 사물인터넷
(e-IoT) – 제5부: 협대역 무선통신
물리 계층 규격

Internet of Things in Electricity and Energy
Domain(e-IoT) –
Part 5: Physical Layer Specification in
Narrowband Wireless Communication



한국정보통신기술협회
Telecommunications Technology Association

표준초안 검토 위원회	사물인터넷 네트워킹 프로젝트그룹(SPG12)				
표준안 심의 위원회	사물인터넷 특별기술위원회(STC1)				
	성명	소 속	직위	위원회 및 직위	표준번호
표준(과제) 제안	강동훈	한국전력공사	사원	-	TTAK.KO-10.1121-part5
표준 초안 작성자	김영현	한국전력공사	차장		
	박명혜	한국전력공사	부장		
사무국 담당	이종화	TTA			

본 문서에 대한 저작권은 TTA에 있으며, TTA와 사전 협의 없이 이 문서의 전체 또는 일부를 상업적 목적으로 복제 또는 배포해서는 안 됩니다.

본 표준 발간 이전에 접수된 지식재산권 확약서 정보는 본 표준의 ‘부록(지식재산권 확약서 정보)’에 명시하고 있으며, 이후 접수된 지식재산권 확약서는 TTA 웹사이트에서 확인할 수 있습니다.

본 표준과 관련하여 접수된 확약서 외의 지식재산권이 존재할 수 있습니다.

발행인 : 한국정보통신기술협회 회장

발행처 : 한국정보통신기술협회

13591, 경기도 성남시 분당구 분당로 47

Tel : 031-724-0114, Fax : 031-724-0109

발행일 : 2018.12

서 문

1 표준의 목적

본 표준은 에너지 전력 분야 사물 인터넷 디바이스의 상태 수집·감시·제어 서비스 제공을 목적으로 시스템 개발 시 무선 전송 기술 중, 협대역 주파수 자원을 이용하는 물리 계층에 관한 기술을 정의한 규격을 제공하는 것이다.

2 주요 내용 요약

본 표준은 협대역 주파수를 이용하는 무선통신 물리 계층 규격으로서 전송 구조, 프레임 규격, 주파수 대역폭, 데이터 전송률, 변조 방식 등을 정의하고 있다.

3 인용 표준과의 비교

3.1 인용 표준과의 관련성

해당 사항 없음.

3.2 인용 표준과 본 표준의 비교표

해당 사항 없음.

Preface

1 Purpose

The standard is to provide physical layer specifications for narrowband wireless communication systems providing services of data acquisition, supervisory and control in electricity and energy domain.

2 Summary

The standard defines physical layer specifications of transmitter and frame structures, bandwidth, data rate, modulation for narrowband wireless communication systems.

3 Relationship to Reference Standards

- None.

목 차

1 적용 범위	1
2 인용 표준	1
3 용어 정의	1
4 약어	1
5 물리 계층 규격	3
5.1 물리 계층 개요	3
5.2 물리 계층의 프레임 전송 구조	3
5.3 송신기 구조	5
5.4 채널 부호화	6
5.5 스크램블러	14
5.6 심볼 매핑	14
5.7 하향 링크 채널	18
5.8 상향 링크 채널	21
5.9 릴레이 하향 링크 채널	23
5.10 릴레이 상향 링크 채널	25
부록 I -1 지식재산권 요약서 정보	27
I -2 시험인증 관련 사항	28
I -3 본 표준의 연계(family) 표준	29
I -4 참고 문헌	30
I -5 영문표준 해설서	31
I -6 표준의 이력	32

에너지 전력 분야 사물인터넷(e-IoT) -

제5부: 협대역 무선통신 물리 계층 규격

(Internet of Things in Electricity and Energy Domain(e-IoT) -

Part 5: Physical Layer Specification in Narrowband Wireless Communication)

1 적용 범위

본 표준은 에너지 전력 분야 사물 인터넷 디바이스의 상태 수집·감시·제어 서비스를 제공하기 위한 무선 전송 기술 중, 협대역 주파수 자원을 이용하는 물리 계층 규격을 정의한다.

본 표준은 TTA-KO-10.1034(에너지 전력 분야 사물인터넷 시스템 규격:e-IoT) 표준을 근간으로 하고 있다.

2 인용 표준

해당 사항 없음

3 용어 정의

해당 사항 없음

4 약어

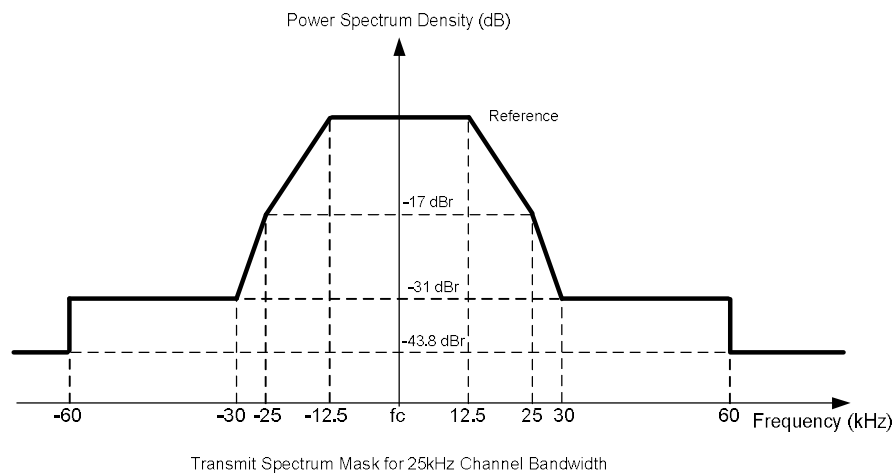
ACK	ACKnowledge
BCH	Downlink Broadcast Channel
BPSK	Binary Phase Shift Keying
CAZAC	Constant Amplitude Zero Auto-Correlation waveform
CC	Convolutional Code
CQI	Channel Quality Indicator
CRC	Cyclic Redundancy Check
DCCH	Downlink Control CHannel
DCI	Downlink Control Information
DL	DownLink

DSCH	Downlink Shared CHannel
FDD	Frequency Division Duplex
FEC	Forward Error Correction
ID	IDentification
MCS	Modulation and Coding Scheme
MSB	Most Significant Bit
OOK	On-Off-King
PN	Pseudo Noise
QAM	Quadrature Amplitude Modulation
QPSK	Quadrature Phase Shift Keying
RACH	Random Access CHannel
RM	Rate Matching
R-BCH	Relay Downlink Broadcast CHannel
R-DCCH	Relay Downlink Control CHannel
R-DSCH	Relay Downlink Shared CHannel
R-RACH	Relay Random Access CHannel
R-SYNC	Relay SYNChronization channel
R-UCCH	Relay Uplink Control CHannel
R-USCH	Relay Uplink Shared CHannel
SNR	Signal to Noise Ratio
SR	Scheduling Request
SYNC	SYNChronization channel
TDD	Time Division Duplex
TE	Terminal Equipment
TRS	Trunked Radio System
TC	Turbo Code
UL	UpLink
UCCH	Uplink Control CHannel
USCH	Uplink Shared CHannel
ZC	Zadoff-Chu

5 물리 계층 규격

5.1 물리 계층 개요

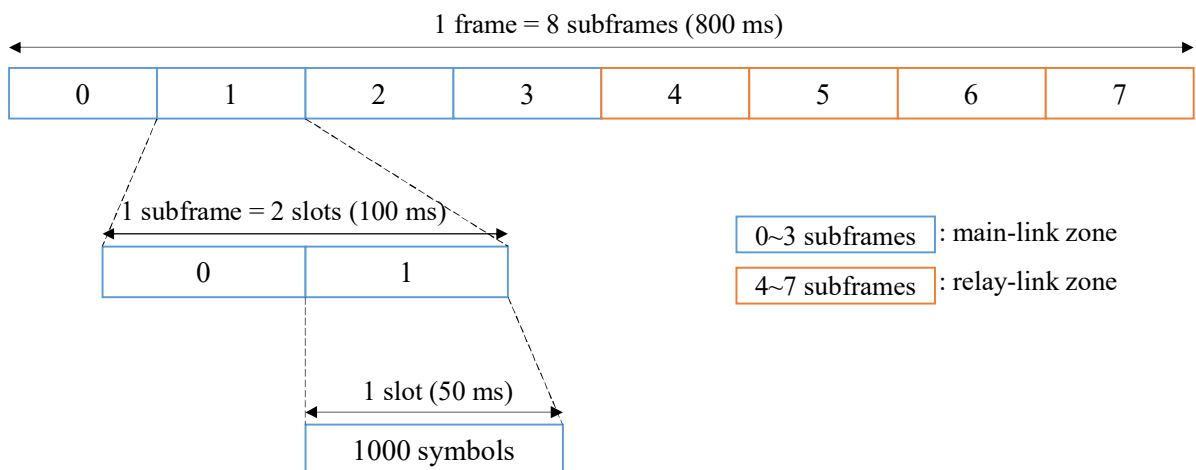
본 표준은 단일 반송파 방식을 사용하는 시스템이다. 시스템은 중앙 집중식 네트워크로 구성되어 하나의 게이트웨이에 다수의 단말 기기(TE)가 연결되며 릴레이 통신 기능을 지원한다. 게이트웨이와 TE 간의 통신은 FDD 또는 TDD, 릴레이 통신을 위한 TE 들 간의 통신은 TDD 방식을 사용한다. 시스템은 380 MHz 주파수 대역을 이용하여 통신하며 채널 대역폭은 25 kHz 를 사용하고, 심볼 전송률은 20 kHz 이다. 게이트웨이와 단말의 송신 출력은 각각 23 dBm, 20 dBm 이며 스펙트럼 마스크는 (그림 5-1)과 같다.



(그림 5-1) 스펙트럼 마스크

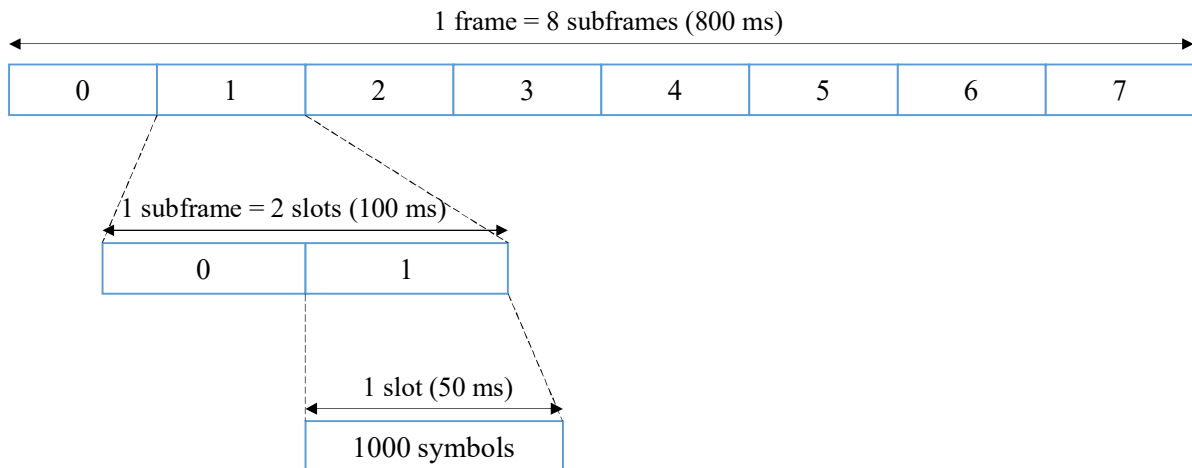
5.2 물리 계층의 프레임 전송 구조

5.2.1 프레임 구조



(그림 5-2) DL 프레임 구조

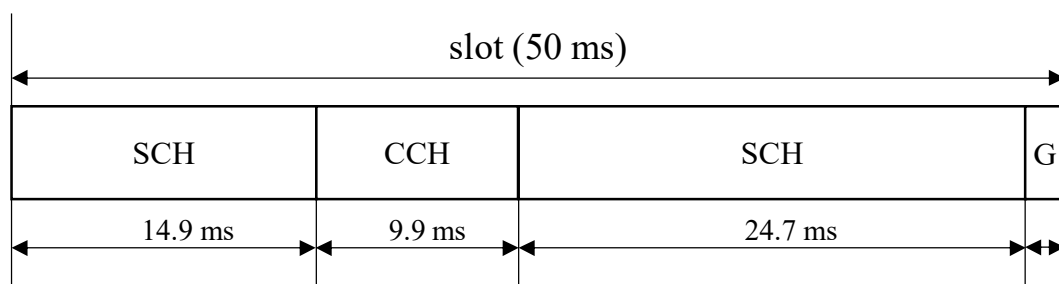
본 표준에서 게이트웨이와 TE 간 연결되는 주 링크에서의 하향 링크(DL) 프레임 구조는 (그림 5-2)와 같다. DL의 전송 구조에서 최상위 구조는 프레임으로 800 ms의 길이를 갖는 신호이다. 프레임 하나는 8개의 서브프레임으로 구성되고 각 서브프레임의 길이는 100 ms이다. 0~3번 서브프레임은 주 링크, 4~7번 서브프레임은 릴레이 링크로 사용된다. 서브프레임은 2개의 슬롯으로 구성되고 각 슬롯의 길이는 50 ms이며 하나의 슬롯은 1000개의 심볼로 구성된다. 자원은 자원 블록(resource block) 단위로 할당되며 자원 블록은 9.9 ms의 길이를 가지며 하나의 슬롯에 5개의 자원 블록이 할당된다.



(그림 5-3) UL 프레임 구조

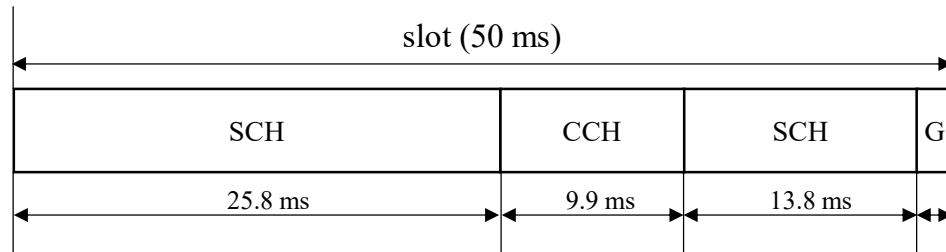
주 링크에 대한 상향 링크(UL) 프레임 구조는 (그림 5-3)과 같다. DL 프레임 구조와는 다르게 UL에서는 주 링크와 릴레이 링크에 대한 정보 전송 영역을 별도로 구분하지 않으며 다른 사항은 DL과 동일한 구조를 갖는다. TE들 간의 연결인 릴레이 링크는 (그림 5-2)에 나타난 구조에서 4~7 서브프레임을 이용하며 릴레이 링크에서는 서브프레임 내 두 개의 슬롯 중 슬롯 0은 DL, 슬롯 1은 UL 자원으로 사용된다. 주 링크가 TDD로 동작할 경우에는 4, 6 서브프레임이 릴레이 링크 자원으로 할당되고 나머지 서브프레임이 주 링크 자원으로 할당되며 DL과 UL은 릴레이 링크와 마찬가지로 각각 슬롯 0, 슬롯 1 자원이 사용된다.

5.2.2 주 링크의 슬롯 구조



(그림 5-4) 주 링크의 DL 자원

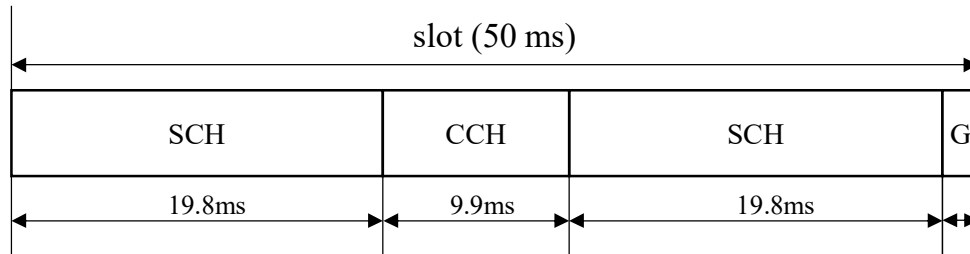
(그림 5-4)는 주 링크에 대한 DL 슬롯 구조를 나타낸다. 슬롯은 CCH 와 SCH 로 구성되고 CCH 는 9.9 ms, SCH 의 총 시간 길이는 39.6 ms 이다. CCH 는 1 개, SCH 에는 4 개의 자원 블록이 할당되고 슬롯의 마지막 부분에는 보호 시간(guard time)이 삽입되며 시간 길이는 0.5 ms 이다.



(그림 5-5) 주 링크의 UL 자원

(그림 5-5)는 주 링크에 대한 UL 슬롯 구조를 나타낸다. UL 슬롯 구성 및 각 채널의 시간 길이는 DL 과 동일하다. 단, UL 에서는 CCH 삽입 위치가 25.8 ms 인 지점으로 DL 과 비교하였을 때 10.9 ms 지연된 위치에 삽입된다. 슬롯의 마지막 부분에는 DL 과 마찬가지로 0.5 ms 의 보호 시간이 삽입된다.

5.2.3 릴레이 링크의 슬롯 구조

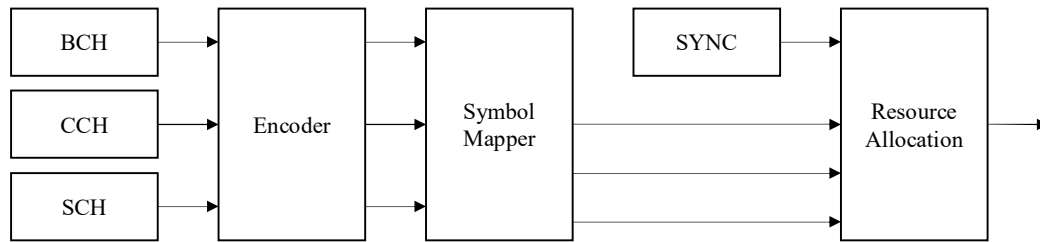


(그림 5-6) 릴레이 링크의 UL/DL 자원

(그림 5-6)은 릴레이 링크의 UL/DL 슬롯 구조를 나타낸다. UL 와 DL 가 동일한 구조를 가지며 CCH 와 SCH 로 구성된다. CCH 는 9.9 ms, SCH 의 총 시간 길이는 39.6 ms 로 구성되며 슬롯의 마지막 부분에는 0.5 ms 길이의 보호 시간이 삽입된다.

5.3 송신기 구조

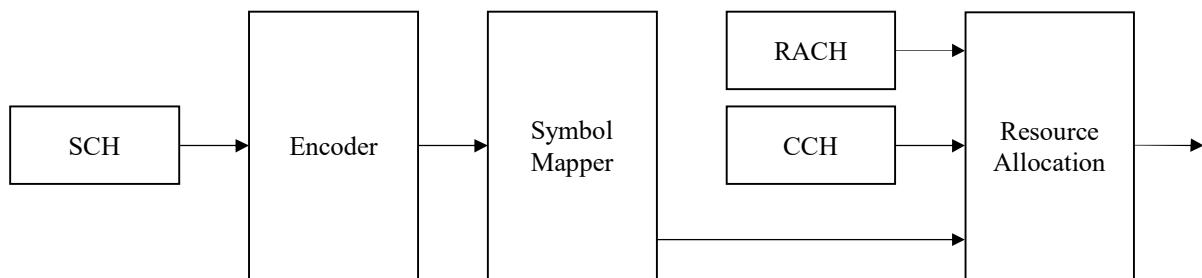
5.3.1 DL의 송신기 구조



(그림 5-7) DL의 송신기 구조

(그림 5-7)은 DL의 송신기 구조를 나타낸 것이며 주 링크와 릴레이 링크에 따라 일부 채널의 부호화 여부는 달라진다. DL의 송신기는 부호기, 변조기의 기능을 수행한다. 변조기에서는 채널 버스트(burst)를 생성하고 이를 할당된 자원에 매핑하는 기능을 수행한다. 채널 버스트는 크게 데이터 버스트와 SYNC 버스트로 나뉘며, 데이터 버스트에는 BCH, CCH, SCH 버스트가 있다. 데이터 버스트는 부호기로부터 입력된 비트 데이터를 심볼 매핑하고 파일럿 심볼을 생성하여 삽입한다. 여기서, 데이터 버스트에 대한 심볼 매핑은 QPSK, 16QAM 그리고 64QAM 까지 지원한다. SYNC 버스트는 PN 또는 CAZAC 시퀀스를 이용하여 생성된다. 생성된 데이터 버스트 및 SYNC 버스트를 할당된 자원에 매핑한다.

5.3.2 UL의 송신기 구조



(그림 5-8) UL의 송신기 구조

(그림 5-8)은 UL의 송신기 구조를 나타낸 것이며 주 링크와 릴레이 링크에 따라 일부 채널의 부호화 여부는 달라진다. UL의 송신기는 부호기, 변조기의 기능을 수행한다. 변조기는 채널 버스트를 생성하고, 이를 할당된 자원에 매핑하는 기능을 수행하는 블록이다. 변조기에서 생성하는 채널 버스트로는 크게 SCH 버스트와 RACH 버스트, CCH 버스트로 나뉘며, SCH 버스트는 부호기에서 입력된 비트 데이터를 심볼 매핑하고 또한 파일럿 심볼을 생성하여 삽입함으로써 생성한다. 여기서, 데이터 버스트에 대한 심볼 매핑은 QPSK, 16QAM 그리고 64QAM 까지 지원한다. RACH 버스트, CCH 버스트는 PN 또는 CAZAC 시퀀스 등을 이용하여 생성한다. 생성된 SCH 버스트 및 RACH 버스트, CCH 버스트를 할당된 자원에 매핑한다.

5.4 채널 부호화

5.4.1 순환 잉여 검사(CRC)

CRC 부호화기에서는 입력 비트 a_0, a_1, \dots, a_{A-1} 을 이용하여 패리티(parity) 비트 p_0, p_1, \dots, p_{L-1} 을 출력한다. 여기에서 A 와 L 은 각각 입력 시퀀스 및 패리티 비트의 길이이다. CRC 부호화기에서는 CRC-16, CRC-24 두가지가 사용되며 패리티 비트의 길이 L 이 각각 16, 24 이다. 패리티 비트는 CRC 의 종류에 따라 아래의 생성 다항식(generator polynomials) 중 하나로 생성된다.

$$g_{\text{CRC-16}}(D) = [D^{16} + D^{12} + D^5 + 1] \text{ for a CRC length } L = 16 \quad (\text{수식 5-1a})$$

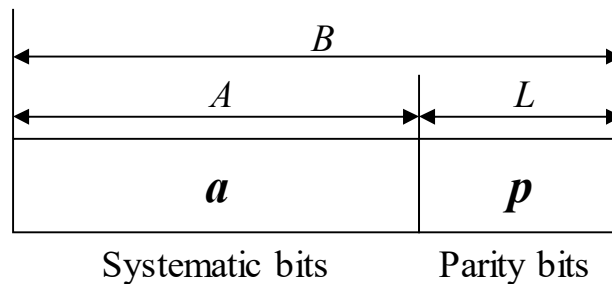
$$g_{\text{CRC-24}}(D) = [D^{24} + D^{23} + D^{18} + D^{17} + D^{14} + D^{11} + D^{10} + D^7 + D^6 + D^5 + D^4 + D^3 + D + 1] \text{ for a CRC length } L = 24 \quad (\text{수식 5-1b})$$

부호화는 조직적(systematic) 형태로 수행되며 CRC 부호화기 출력 시퀀스는 b_0, b_1, \dots, b_{B-1} 로 나타낼 수 있고 여기에서 $B = A + L$ 이다. b_k 와 a_k, p_k 간의 관계를 수식으로 나타내면 아래와 같으며

$$b_k = a_k \quad \text{for } k = 0, 1, 2, \dots, A-1 \quad (\text{수식 5-2a})$$

$$b_k = p_{k-A} \quad \text{for } k = A, A+1, A+2, \dots, A+L-1 \quad (\text{수식 5-2b})$$

그림으로 나타내면 (그림 5-9)와 같다.



(그림 5-9) CRC 출력 신호

각 전송 채널에서 사용하는 CRC 의 종류는 아래 표와 같다.

<표 5-1> CRC 종류

CRC 종류	패리티 비트 길이	채널
CRC-16	16	BCH DCCH R-DCCH
CRC-24	24	DSCH USCH R-DSCH R-USCH

5.4.2 전방 오류 정정 (FEC) 부호

FEC 부호 방식으로는 길쌈(convolutional) 부호와 터보 부호가 사용되며 CRC를 포함한 입력 비트 시퀀스 길이가 80보다 클 경우 터보 부호가 사용되며 그렇지 않을 경우 길쌈 부호가 사용된다(예외: DL의 BCH는 길쌈 부호 사용). FEC 부호기로 입력되는 비트 시퀀스는 $c_0, c_1, c_2, \dots, c_{K-1}$ 로 나타낼 수 있고 여기에서 K 비트 시퀀스의 길이이다. 부호기 출력 신호는 $d_0^{(i)}, d_1^{(i)}, d_2^{(i)}, d_3^{(i)}, \dots, d_{K'-1}^{(i)}$ 로 나타낼 수 있으며 여기에서 K' 은 출력 스트림의 길이이다. 각 전송 채널에서 사용하는 FEC 부호 및 부호율은 아래 표와 같다.

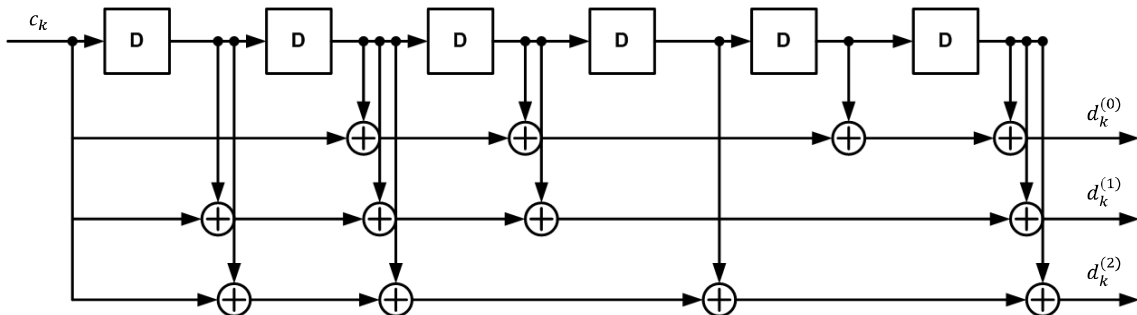
<표 5-2> FEC 부호 및 부호율

채널	FEC	부호율
BCH	CC	1/4
DCCH	TC, CC	1/4
DSCH	TC, CC	0.25~0.85
USCH	TC, CC	0.25~0.85
R-DCCH	CC	1/4
R-DSCH	TC, CC	0.25~0.85
R-USCH	TC, CC	0.25~0.85

5.4.2.1 길쌈 부호

5.4.2.1.1 길쌈 부호 부호기

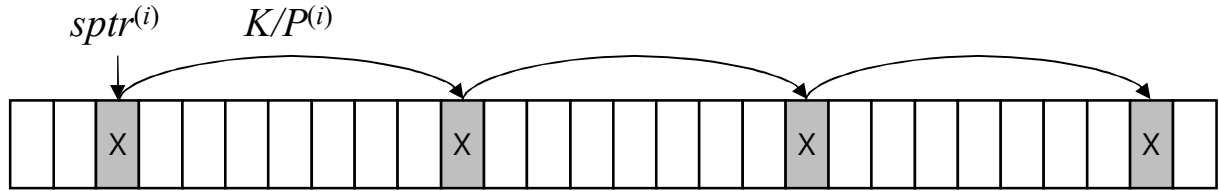
본 표준에서 사용되는 길쌈 부호의 부호기는 (그림 5-9)와 같이 나타낼 수 있다. 구속장(constraint) 길이가 7 이고 부호율이 1/3 이며 각각의 생성 다항식을 8 진수로 나타내면 (133, 171, 165)이다. 부호화 과정에서 테일 바이팅(tail biting) 길쌈 부호화 기법이 적용된다. 즉, 부호기의 시프트 레지스터(shift register) 초기값은 입력 스트림에서 마지막 6 개의 정보 비트로 설정된다. 따라서 초기 상태(state)와 마지막 상태가 동일하며 시프트 레지스터의 값을 왼쪽부터 $s_0, s_1, s_2, \dots, s_5$ 로 나타내면 시프트 레지스터의 초기값은 $s_i = c_{(K-1-i)}$ 로 나타낼 수 있다. (그림 5-10)에서 $d_k^{(0)}, d_k^{(1)}$ 및 $d_k^{(2)}$ 는 각각 0, 1, 2 번째 패리티 비트 스트림을 나타낸다.



(그림 5-10) 부호율 1/3의 길쌈 부호

5.4.2.1.2 레이트 매칭(RM)

(그림 5-10)의 길쌈 부호기에서 생성한 부호어 v_k 의 부호율은 $1/3$ 이며 각 채널에서는 해당 부호율로 맞추기 위하여 RM 과정을 수행한다. 사용하는 부호율이 $1/3$ 보다 클 경우에는 펀처링(puncturing), $1/3$ 보다 작을 경우에는 반복(repetition)한다. 펀처링하는 과정은 (그림 5-11)과 같다.



(그림 5-11) RM 과정(펀처링)

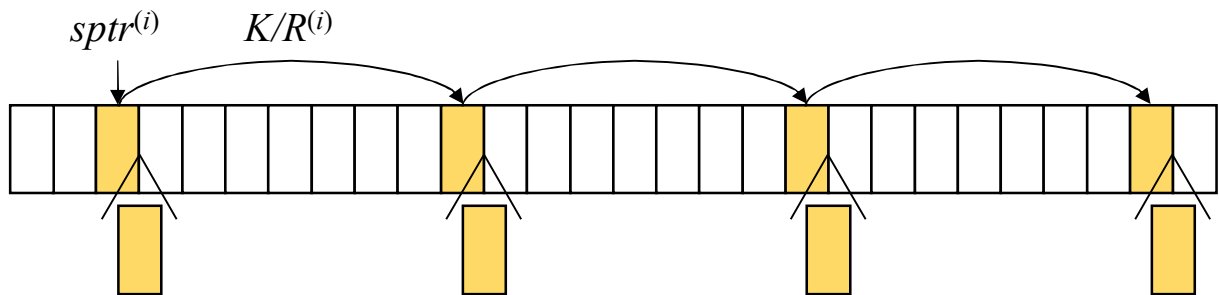
(그림 5-11)에서 $sptr^{(i)}$ 는 i 번째 비트 스트림의 RM 시작점을 나타내며 패리티 비트 스트림 $d_k^{(0)}$, $d_k^{(1)}$ 및 $d_k^{(2)}$ 의 RM 시작점은 각각 $K/6$, $3K/6$, $5K/6$ 의 값을 갖는다. 길이가 K 인 패리티 스트림, $d_k^{(i)}$ 에서 펀처링하는 비트의 개수를 $P^{(i)}$ 로 나타낼 경우 펀처링하는 평균 비트 간격은 $K/P^{(i)}$ 이며 펀처링하는 인덱스는 아래와 같다.

$$punc_index(i) = \text{ceil}(sptr^{(i)} + kK/P^{(i)}) \bmod K, i=0,1,2, k=0, 1, \dots, P^{(i)}-1 \quad (\text{수식 5-3})$$

여기에서 $\text{ceil}(\cdot)$ 은 올림 함수, \bmod 는 나머지 연산을 나타낸다. 펀처링하는 총 비트의 개수는 아래와 같으며

$$P = P^{(0)} + P^{(1)} + P^{(2)} \quad (\text{수식 5-4})$$

여기에서 $P^{(i)}$, $i=0,1,2$ 는 $P^{(0)} \geq P^{(1)} \geq P^{(2)}$ 의 관계를 만족하면서 P 에서 균등하게 분배된다. 펀처링 과정 수행 후 최종 부호율 $r = K/(3K-P)$ 로 주어진다.



(그림 5-12) RM 과정 (반복)

사용하는 부호율이 1/3 보다 작을 경우에는 (그림 5-12)와 같이 반복 과정을 수행한다. (그림 5-12)에서 RM 시작점, $stpr^{(i)}$ 는 평처링과 동일한 값을 갖는다. 길이가 K 인 패리티 스트림, $d_k^{(i)}$ 에서 반복하는 비트의 개수를 $R^{(i)}$ 로 나타낼 경우 반복하는 평균 비트 간격은 $K/R^{(i)}$ 이며 반복하는 인덱스는 아래와 같다.

$$rep_index(i) = \text{ceil}(stpr^{(i)} + kK/R^{(i)}) \bmod K, i=0,1,2, k=0, 1, \dots, R^{(i)}-1 \quad (\text{수식 5-5})$$

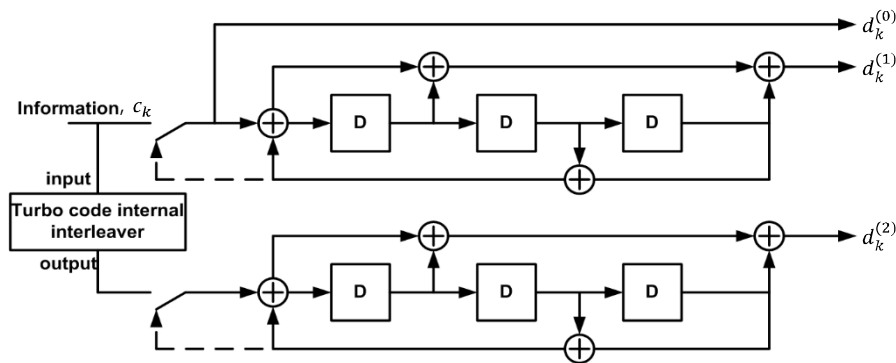
반복하는 총 비트의 개수는 아래와 같으며

$$R = R^{(0)} + R^{(1)} + R^{(2)} \quad (\text{수식 5-6})$$

여기에서 $R^{(i)}, i=0,1,2$ 는 $R^{(0)} \geq R^{(1)} \geq R^{(2)}$ 의 관계를 만족하면서 R 에서 균등하게 분배된다. 반복하는 인덱스의 비트 정보는 (그림 5-12)와 같이 반복 인덱스의 바로 옆에 삽입되어 전송되며, 반복 과정 수행 후 최종 부호율 $r = K/(3K+R)$ 로 주어진다. 평처링 또는 반복 과정이 완료된 후에는 0 번째, 1 번째, 2 번째 패리티 비트 스트림 순서로 전송된다.

5.4.2.2 터보 부호

5.4.2.2.1 터보 부호 부호기



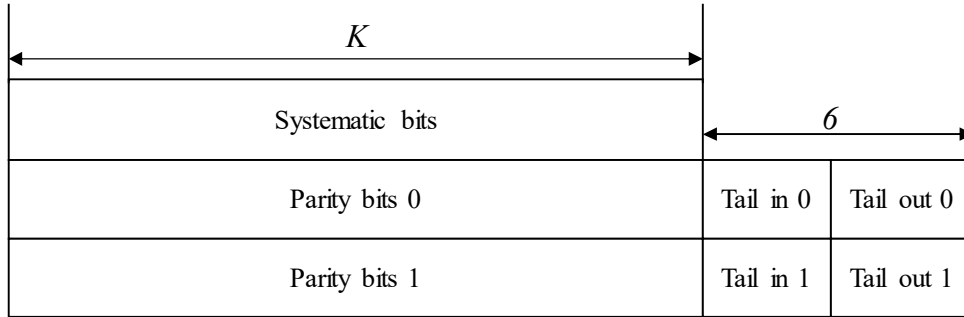
(그림 5-13) 부호율 1/3 터보 부호기

본 표준에서 사용되는 터보 부호는 (그림 5-13)과 같이 나타낼 수 있다. 터보 부호의 부호기는 병렬로 연결된 두 개의 8-상태 구성(constituent) 부호기와 하나의 내부 인터리버(internal interleaver)로 구성되며 터보 부호기의 부호율은 1/3 이다. 8-상태 구성 부호기의 전달 함수(transfer function)는 아래와 같으며

$$G(D) = \begin{bmatrix} 1, \frac{g_1(D)}{g_0(D)} \end{bmatrix}, \quad (\text{수식 5-7})$$

여기에서 $g_0(D) = 1 + D^2 + D^3$, $g_1(D) = 1 + D + D^3$ 이다. 8-상태 구성 부호기의 시프트 레지스터 초기값은 모두 0 으로 설정한다. 모든 입력 비트가 부호화된 이후 터보 부호는 각 구성 부호기의 시프트 레지스터 상태를 모두 0 으로 만들기 위하여

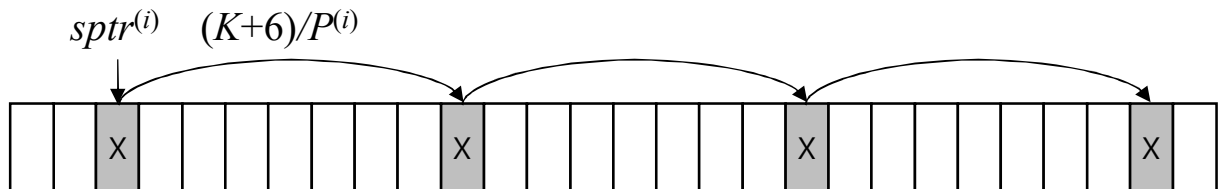
터미네이션(termination) 과정을 수행한다. 하나의 구성 부호기 당 터미네이션 과정을 위하여 3 bits 의 테일 비트 입력과 이로 인한 3 bits 의 출력 신호가 추가로 생성되며 테일 비트는 구성 부호기의 피드백 신호와 동일한 값을 갖는다. 즉 (그림 5-13)의 구성 부호기에서 모든 입력 비트가 부호화된 이후 구성 부호기의 실선 입력은 차단되고 피드백 신호와 연결된 점선이 입력으로 연결된다. (그림 5-13)에서 $d_k^{(0)}$ 의 길이는 K 이며 $d_k^{(1)}$ 과 $d_k^{(2)}$ 의 길이는 터미네이션 과정으로 인하여 각각 6 개의 비트가 추가되어 $K+6$ 의 길이를 갖고 (그림 5-14)와 같이 터보 부호 출력 신호가 생성된다.



(그림 5-14) 터보 부호 출력 신호

5.4.2.2.2 레이트 매칭

(그림 5-13)의 터보 부호기에서 생성한 부호어의 부호율은 약 1/3 이며 각 채널에서는 해당 부호율로 맞추기 위하여 RM 과정을 수행한다. 사용하는 부호율이 1/3 보다 클 경우에는 평처링, 1/3 보다 작을 경우에는 반복을 한다. 평처링하는 과정은 아래와 같다.



(그림 5-15) RM 과정 (평처링)

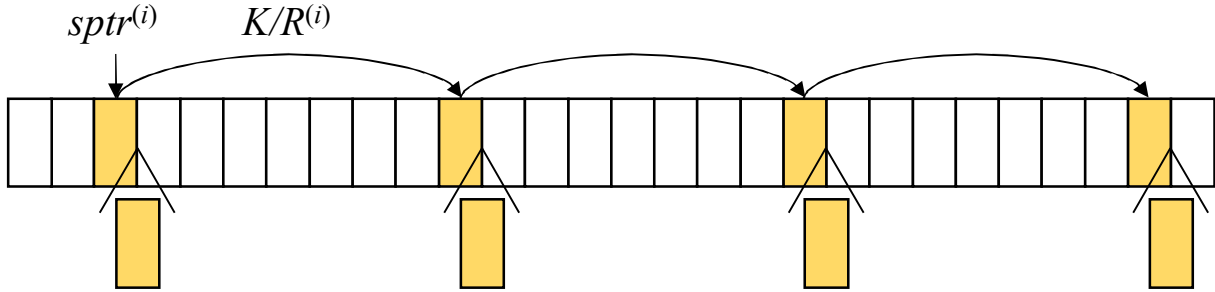
터보 부호의 평처링 과정에서는 정보 비트 스트림 $d_k^{(0)}$ 를 제외하고 패리티 비트 스트림 $d_k^{(1)}$ 및 $d_k^{(2)}$ 만 평처링을 수행한다. (그림 5-15)에서 패리티 비트 스트림 $d_k^{(1)}$ 및 $d_k^{(2)}$ 의 RM 시작점은 각각 $3K/6$, $5K/6$ 의 값을 갖는다. 길이가 $K+6$ 인 패리티 스트림, $d_k^{(i)}$ 에서 평처링하는 비트의 개수를 $P^{(i)}$ 로 나타낼 경우 평처링하는 평균 비트 간격은 $(K+6)/P^{(i)}$ 이며 평처링하는 인덱스는 아래와 같다.

$$\text{punc_index}(i) = \text{ceil}(stpr^{(i)} + k(K+6)/P^{(i)}) \bmod (K+6), i=1,2, k=0, 1, \dots, P^{(i)}-1 \quad (\text{수식 5-8})$$

평처링하는 총 비트의 개수는 아래와 같으며

$$P = P^{(1)} + P^{(2)} \quad (\text{수식 5-9})$$

여기에서 $P(i)$, $i=1,2$ 는 $P(1) \geq P(2)$ 의 관계를 만족하면서 P 에서 균등하게 분배된다. 평처링 과정 수행 후 최종 부호율 $r = K/(3K+12-P)$ 로 주어진다.



(그림 5-16) RM 과정 (반복)

사용하는 부호율이 $1/3$ 보다 작을 경우에는 (그림 5-16)과 같이 반복 과정을 수행한다. (그림 5-16)에서 정보 및 패리티 비트 스트림 $d_k^{(0)}$, $d_k^{(1)}$ 및 $d_k^{(2)}$ 의 RM 시작점은 각각 $K/6$, $3K/6$, $5K/6$ 의 값을 갖는다. 길이가 각각 K , $K+6$, $K+6$ 인 정보 및 패리티 스트림들에서 반복하는 비트의 개수를 $R^{(i)}$, $i=0,1,2$ 로 나타낼 경우 반복하는 평균 비트 간격은 각각 $K/R^{(0)}$, $(K+6)/R^{(1)}$, $(K+6)/R^{(2)}$ 이며 반복하는 인덱스는 아래와 같다.

$$\text{rep_index}(0) = \text{ceil}(\text{sptr}^{(0)} + kK/R^{(0)}) \bmod K, k=0, 1, \dots, R^{(0)}-1 \quad (\text{수식 5-10a})$$

$$\text{rep_index}(i) = \text{ceil}(\text{sptr}^{(i)} + k(K+6)/R^{(i)}) \bmod (K+6), i=1,2, k=0, 1, \dots, R^{(i)}-1 \quad (\text{수식 5-10b})$$

반복하는 총 비트의 개수는 아래와 같으며

$$R = R^{(0)} + R^{(1)} + R^{(2)} \quad (\text{수식 5-11})$$

여기에서 $R^{(i)}$, $i=0,1,2$ 는 $R^{(0)} \geq R^{(1)} \geq R^{(2)}$ 의 관계를 만족하면서 R 에서 균등하게 분배된다. 반복하는 인덱스의 비트 정보는 (그림 5-16)과 같이 반복 인덱스의 바로 옆에 삽입되어 전송되며, 반복 과정 수행 후 최종 부호율 $r = K/(3K+12+R)$ 로 주어진다. 평처링 또는 반복 과정이 완료된 후에는 0 번째, 1 번째, 2 번째 비트 스트림 순서로 전송된다. CRC를 포함한 정보 비트의 길이가 512 보다 클 경우에는 아래와 같이 분할(segmentation) 과정을 수행한다. 분할 메시지의 개수는 아래와 같다

$$C = \text{ceil}((K + 511) / 512) \quad (\text{수식 5-12})$$

5.4.2.2.3 터보 부호의 내부 인터리버

터보 부호의 내부 인터리버로 입력되는 비트 시퀀스는 $c_0, c_1, c_2, \dots, c_{K-1}$ 로 나타낼 수 있고 인터리버 출력은 $c_0', c_1', c_2', \dots, c_{K-1}'$ 로 나타낼 수 있으며 여기에서 K 는 입력 비트 시퀀스의 길이이다. 인터리버의 입출력 신호 간의 관계는 아래와 같다.

$$c_i' = c_{\Pi(i)}, i = 0, 1, \dots, (K-1) \quad (\text{수식 5-13})$$

여기에서 인덱스 $\Pi(i)$ 와 i 의 관계는 아래 식과 같다.

$$\Pi(i) = (f_1 \cdot i + f_2 \cdot i^2) \bmod K \quad (\text{수식 5-14})$$

여기에서 K 는 80~512의 값을 갖고, 변수 f_1 과 f_2 는 K 값에 따라 <표 5-3>의 값을 갖는다.

<표 5-3> 터보 부호의 내부 인터리버 변수

	K	f_1	f_2		K	f_1	f_2		K	f_1	f_2		K	f_1	f_2
1	80	11	20	15	192	23	48	29	304	37	76	43	416	25	52
2	88	5	22	16	200	13	50	30	312	19	78	44	424	51	106
3	96	11	24	17	208	27	52	31	320	21	120	45	432	47	72
4	104	7	26	18	216	11	36	32	328	21	82	46	440	91	110
5	112	41	84	19	224	27	56	33	336	115	84	47	448	29	168
6	120	103	90	20	232	85	58	34	344	193	86	48	456	29	114
7	128	15	32	21	240	29	60	35	352	21	44	49	464	247	58
8	136	9	34	22	248	33	62	36	360	133	90	50	472	29	118
9	144	17	108	23	256	15	32	37	368	81	46	51	480	89	180
10	152	9	38	24	264	17	198	38	376	45	94	52	488	91	122
11	160	21	120	25	272	33	68	39	384	23	48	53	496	157	62
12	168	101	84	26	280	103	210	40	392	243	98	54	504	55	84
13	176	21	44	27	288	19	36	41	400	151	40	55	512	31	64
14	184	57	46	28	296	19	74	42	408	155	102				

5.5 스크램블러

5.5.1 골드 수열

본 표준의 스크램블, 파일럿 및 여러 전송 채널에서는 동일한 골드 수열 이용하여 신호를 생성하며 활용하는 과정에서 수열의 초기값 및 길이만 달라진다. 골드 수열의 주기는 $(2^{31}-1)$ 이며 생성 과정은 아래 식과 같다.

$$\begin{aligned} c(n) &= (x_1(n+N_c) + x_2(n+N_c)) \bmod 2 \\ x_1(n+31) &= (x_1(n+3) + x_1(n)) \bmod 2 \\ x_2(n+31) &= (x_2(n+3) + x_2(n+2) + x_2(n+1) + x_2(n)) \bmod 2 \end{aligned} \quad (\text{수식 5-15})$$

여기에서 N_c 는 1600 의 값을 갖고, $x_1(n)$ 과 $x_2(n)$ 는 차수가 31 인 PN 수열이고 $c(n)$ 은 두 개의 PN 수열 $x_1(n)$ 과 $x_2(n)$ 로 생성한 골드 수열이다. $x_1(n)$ 의 시프트 레지스터 초기값은 1 이 사용되고 $x_2(n)$ 의 초기값은 셀(cell)ID, 게이트웨이 ID 등 각 채널 및 활용 용도에 따라 값이 달라진다.

5.5.2 스크램블링

스크램블러로 입력되는 길이가 N 인 비트 시퀀스를 $d(0), d(1), d(2), \dots, d(N-1)$ 로 나타내면 스크램블러 출력 신호는 아래 식과 같이 생성되며

$$x(n) = (c(n) + d(n)) \bmod 2, n=0, 1, 2, \dots, N \quad (\text{수식 5-16})$$

스크램블러 출력 신호 $x(n)$ 의 길이는 입력 신호와 동일한 N 의 값을 갖는다.

5.6 심볼 매핑

본 표준에서는 변조 방식으로 QPSK, 16QAM, 64QAM 을 사용하며 각 전송 채널별로 사용하는 변조 기법을 정리하면 아래 표와 같다.

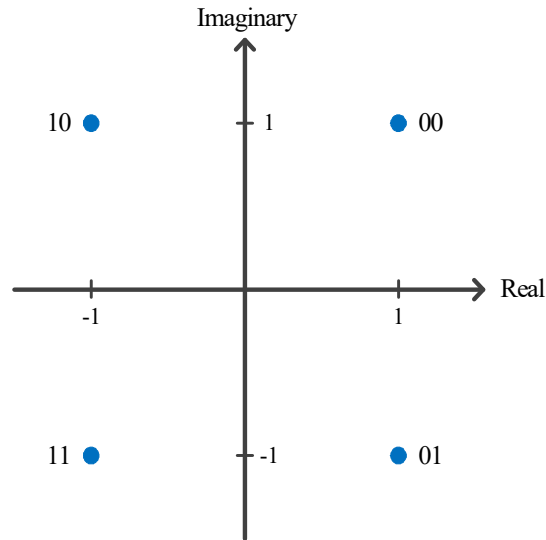
<표 5-4> 각 전송 채널별로 사용하는 변조 기법

변조	채널
QPSK	SYNC, BCH, DCCH UCCH, R-DCCH, R-UCCH
QPSK, 16QAM, 64QAM	DSCH, USCH, R-DSCH, R-USCH

QPSK 의 경우 실수와 허수 모두 1 은 -1 로, 0 은 +1 로 변조한다. 성상도(constellation) 매핑 방법은 아래 표 및 그림과 같다.

<표 5-5> QPSK의 심볼 매핑 방법

비트	1	0
실수	-1	1
허수	-1	1



(그림 5-17) QPSK 성상도

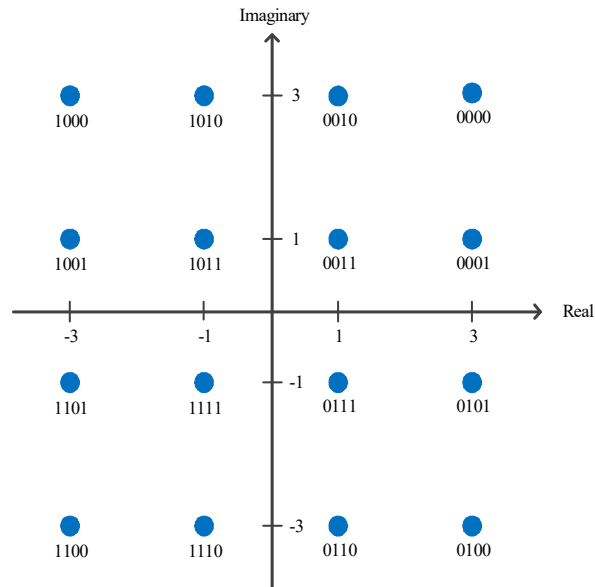
16QAM 의 경우 한 심볼을 이루는 4 bits 중 첫 번째, 세 번째 비트는 실수를 결정하며 두 번째, 네 번째 비트는 허수를 결정한다. 성상도 매핑 방법은 아래 표 및 그림과 같다.

<표 5-6> 16QAM 심볼 매핑 방법(실수)

첫 번째 비트	세 번째 비트	실수
1	0	-3
1	1	-1
0	1	1
0	0	3

<표 5-7> 16QAM 심볼 매핑 방법(허수)

두 번째 비트	네 번째 비트	허수
1	0	-3
1	1	-1
0	1	1
0	0	3



(그림 5-18) 16QAM 성상도

64QAM의 경우 한 심볼을 이루는 6 bits 중 첫 번째, 세 번째, 다섯 번째 비트는 실수를 결정하며 두 번째, 네 번째, 여섯 번째 비트는 허수를 결정한다. 성상도 매핑 방법은 아래 표 및 그림과 같다.

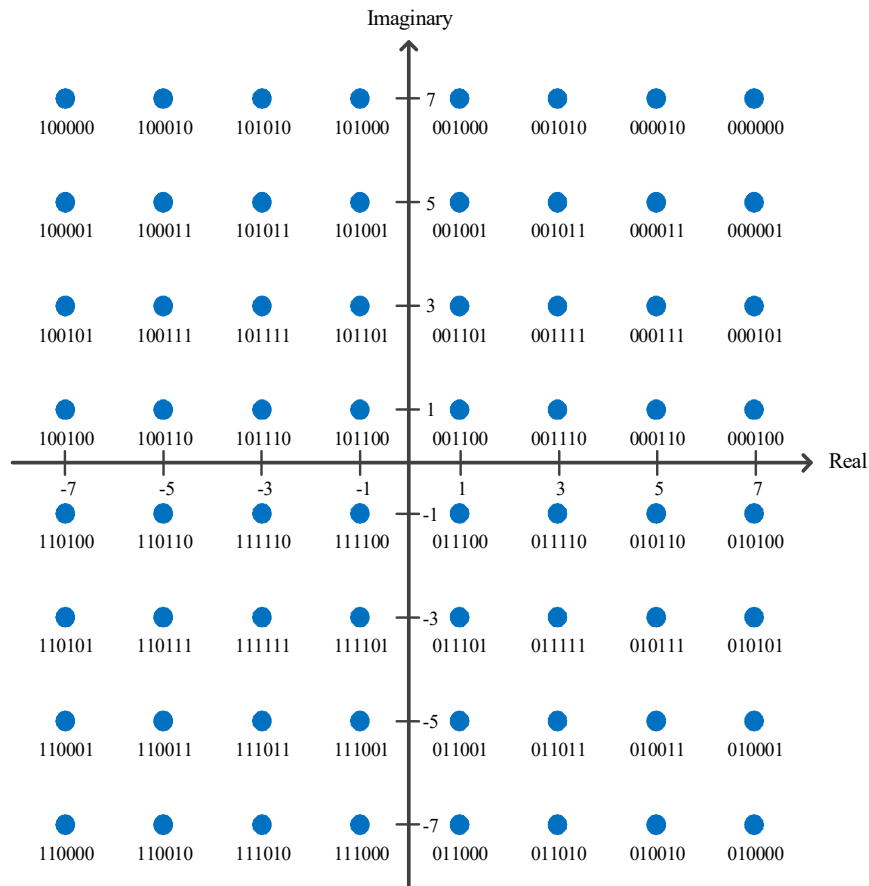
<표 5-8> 64QAM 심볼 매핑 방법(실수)

첫 번째 비트	세 번째 비트	다섯 번째 비트	실수
1	0	0	-7
1	0	1	-5
1	1	1	-3
1	1	0	-1
0	1	0	1
0	1	1	3
0	0	1	5
0	0	0	7

<표 5-9> 64QAM 심볼 매핑 방법(허수)

두 번째 비트	네 번째 비트	여섯 번째 비트	허수
1	0	0	-7
1	0	1	-5
1	1	1	-3
1	1	0	-1

0	1	0	1
0	1	1	3
0	0	1	5
0	0	0	7



(그림 5-19) 64QAM 성상도

성상도 매핑 후에는 각각의 심볼 매핑 방법에 따라 심볼들의 평균 파워를 동일하게 하기 위해 정규화 과정이 필요하며 정규화 값은 아래 표와 같다.

<표 5-10> 심볼 파워 정규화 값

변조	정규화 값
QPSK	$\sqrt{2}$
16QAM	$\sqrt{10}$
64QAM	$\sqrt{42}$

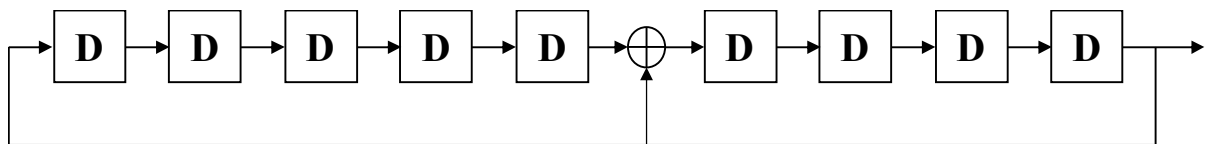
5.7 하향 링크 채널

5.7.1 SYNC

SYNC 는 신호 감지 및 동기화에 사용되며 SYNC 는 매 프레임의 첫 번째 서브프레임에만 삽입되어 전송되며 상세 위치는 슬롯 0 의 SCH 영역 0 ms ~ 9.9 ms 구간이다. SYNC 는 길이가 198 심볼이며 PN 시퀀스를 이용하여 생성한다. SYNC 생성에 사용되는 PN 시퀀스의 주기는 511 비트이며 생성 다항식은 아래 식과 같으며

$$G = x^9 + x^4 + 1 \quad (\text{수식 5-17})$$

생성 다항식을 이용하여 구현한 PN 시퀀스 생성기는 (그림 5-20)과 같다.



(그림 5-20) PN 시퀀스 생성기

시프트 레지스터의 초기값은 16 진수로 0xAA 를 사용한다. 총 길이 511 비트에서 396 이 SYNC 신호 생성에 사용되며 변조 방법으로는 QPSK 가 사용된다. 따라서 SYNC 의 최종 길이는 198 심볼이 된다.

5.7.2 BCH

BCH 는 길이 10 byte 의 정보를 전송하며 아래의 과정을 거쳐 신호를 생성한다.

- CRC attachment
- Channel coding
- Rate matching
- Scrambling
- Modulation

CRC 는 CRC-16, 채널 부호는 부호율이 대략 1/4 인 길쌈 부호, 변조는 QPSK 가 사용된다. 스크램블 과정에서는 초기값으로 게이트웨이 ID 의 하위 4 bits 가 사용된다. BCH 에 할당된 자원 길이를 맞추기 위하여 RM 과정 이후 396 비트가 출력되고 변조 이후에는 198 심볼 길이를 갖는다. BCH 는 매 프레임의 첫 번째 서브프레임에만 삽입되어 전송되며 SYNC 신호 바로 뒤에 전송된다. 상세 위치는 슬롯 0 의 SCH 영역 9.9 ms ~ 19.8 ms 구간이다.

5.7.3 DCCH

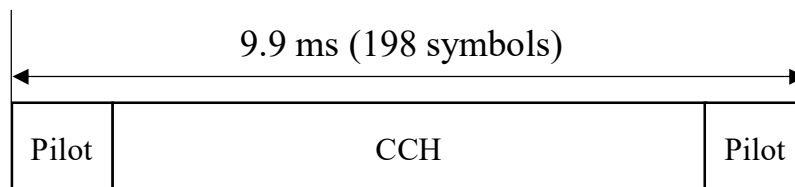
DCCH 는 아래 항목에 대한 정보를 전송한다.

- a) ACK / NACK (1 bit)
- b) DCI0 (32 bits)
- c) DCI1 (32 bits)
- d) L1Cmd (32 bits)
- e) Reserved (11 bits)

ACK 는 USCH 에 대한 ACK/NACK 정보를 전송하며 USCH 는 4 개의 자원 블록에 최대 4 개의 DE 를 할당 가능하므로 각각의 DE 에 대한 ACK/NACK 정보를 전송하기 위해 총 4 bits 로 구성된다. ACK : 1, NACK : 0 의 값이 전송되고 바로 뒤에 DCI 정보의 개수에 대한 정보가 전송된다. DCI0 는 USCH 의 정보, DCI1 는 DSCH 의 정보, L1 층은 임의의 단말에 대한 제어 명령이 할당되며 모두 32 비트로 구성된다. DCCH 에는 3 가지의 정보 중 최대 2 개의 정보가 할당되며 정보의 종류 및 전송 유무는 상위 계층에서 결정된다. Reserved 영역을 포함하여 전송되는 정보의 길이는 최대 73 비트이다. DCCH 에 할당된 정보는 아래의 과정을 거쳐 신호를 생성한다.

- a) CRC attachment
- b) Channel coding
- c) Rate matching
- d) Scrambling
- e) Modulation
- f) Pilot attachment

CRC는 CRC-16, 채널 부호는 부호율이 1/4인 터보 및 길쌈 부호, 변조는 QPSK가 사용되며 FEC는 CRC를 포함한 입력 비트 시퀀스 길이가 80보다 클 경우 터보 부호가 사용되며 그렇지 않을 경우 길쌈 부호가 사용된다. 스크램블 과정에서는 초기값으로 게이트웨이 ID가 사용되고 변조 이후 신호의 길이는 178 심볼이며 (그림 5-21)과 같이 신호의 앞쪽과 뒤쪽에 각각 10 심볼 길이의 파일럿이 삽입되며 앞과 뒤에 삽입되는 파일럿은 동일한 값을 갖는다.



(그림 5-20) DCCH 구조

파일럿 신호는 골드 수열을 이용하여 생성하며 이때 초기값은 게이트웨이 ID 가 사용되고 길이가 20 비트인 수열이 QPSK 변조되어 10 심볼의 길이를 갖는다. 파일럿

신호 삽입 이후 신호의 총 길이는 198 심볼이며 DCCH 의 삽입 위치는 DL 의 모든 슬롯의 CCH 영역에 삽입된다.

5.7.4 DSCH

DSCH는 정보를 전송하는 채널로 아래의 과정을 거쳐 신호를 생성한다.

- a) CRC attachment
- b) Channel coding
- c) Rate matching
- d) Scrambling
- e) Modulation
- f) Pilot attachment

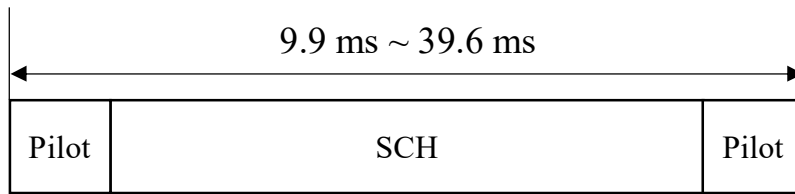
CRC는 CRC-24, 채널 부호는 부호율이 0.25~0.85인 터보 또는 길쌈 부호, 변조는 QPSK / 16-QAM / 64-QAM이 사용되며 FEC는 CRC를 포함한 입력 비트 시퀀스 길이가 80보다 클 경우 터보 부호가 사용되며 그렇지 않을 경우 길쌈 부호가 사용된다. 이때 채널 부호, 부호율 및 변조 기법은 아래 표와 같이 MCS 레벨에 따라 결정된다.

<표 5-11> MCS 레벨에 따른 채널 부호, 부호율 및 변조 기법

SNR [dB]	변조	부호율	SNR [dB]	변조	부호율
0	QPSK	0.25	13	16QAM	0.50
1	QPSK	0.25	14	16QAM	0.55
2	QPSK	0.25	15	16QAM	0.60
3	QPSK	0.25	16	16QAM	0.65
4	QPSK	0.25	17	64QAM	0.45
5	QPSK	0.35	18	64QAM	0.50
6	QPSK	0.40	19	64QAM	0.55
7	QPSK	0.50	20	64QAM	0.60
8	QPSK	0.55	21	64QAM	0.65
9	QPSK	0.65	22	64QAM	0.70
10	QPSK	0.75	23	64QAM	0.75
11	16QAM	0.40	24	64QAM	0.80
12	16QAM	0.45	25	64QAM	0.85

SNR 측정 시 소수점은 무시하며 0 dB 보다 작은 경우는 0 dB, 25 dB 보다 큰 경우에는 25 dB 로 고정하여 사용한다. 변조 이후 신호의 길이는 심볼 단위로 178, 376, 574, 772 네 가지 값을 가지며, 심볼 길이를 맞추기 위하여 RM 과정에서는 평치링 또는 반복을 수행하고 스크램블 과정에서는 초기값으로 게이트웨이 ID 가 사용된다. 변조 이후

파일럿이 (그림 5-22)와 같이 신호의 앞과 뒤에 각각 10 심볼이 삽입되며 파일럿은 DCCH 에 삽입되는 파일럿과 동일하다.



(그림 5-221) DSCH 구조

DSCH 는 모든 파일럿의 SCH 영역 0ms ~ 39.6ms 구간에 삽입된다. 단, 매 프레임의 첫 번째 서브프레임 첫 번째 슬롯에서는 BCH 신호 바로 뒤에 전송되며 상세 위치는 슬롯 0 의 SCH 영역 19.8 ms ~ 39.6 ms 구간이다.

5.8 상향 링크 채널

5.8.1 RACH

5.8.1.1 CAZAC

본 표준에서는 RACH, CCH 및 R-SYNC 등의 신호 생성에 CAZAC이 사용된다. CAZAC 은 복소수 값을 갖는 신호로 우수한 자기 상관 특성을 갖는다. CAZAC 중 ZC 시퀀스가 사용되며 아래와 같이 정의된다

$$c''(k) = \exp(-j\pi uk(k+1)/N), k=0,1,2,\dots,N-1 \quad (\text{수식 5-18})$$

여기에서 u 는 시퀀스의 근 (root), N 은 수열의 길이를 나타낸다.

5.8.1.2 RACH 신호 생성

RACH 는 길이가 197 심볼인 ZC 수열을 이용하여 신호를 생성하며 시퀀스의 근은 아래와 같이 주어진다.

$$\text{Sequence root} = (\text{게이트웨이 ID \% 196}) + 1$$

위의 과정으로 생성된 ZC 수열은 순환 이동(cyclic shift)하여 전송하며 순환 이동 인덱스는 0~198 범위의 짝수, 즉 0, 2, 4, ..., 198 만을 사용하며 순환 이동 인덱스는 상위 계층에서 설정된다. 자원이 할당되는 위치는 모든 슬롯 0 의 USCH 영역 0 ms ~ 9.85 ms 구간이다.

5.8.2 UCCH

5.8.2.1 ACK

UCCH의 ACK는 총 2 비트의 정보를 전송하며 하나의 비트 정보는 ACK 또는 NACK에 따라서 아래의 수열을 전송한다.

- ```
- NACK : 0000000000000000000000000000000000...
- ACK : 0101010101010101010101010101010101...
```

위의 수열의 비트 길이는 98 이며 수열은 스크램블 과정을 거쳐 전송되며 이때 스크램블러의 초기값은 게이트웨이 ID 가 사용된다. 스크램블 과정 후 QPSK 변조되므로 49 심볼의 신호에 하나의 비트 정보가 전송된다. 따라서 ACK 의 총 길이는 98 심볼이고 ACK 가 할당되는 위치는 모든 슬롯의 UCCH 영역 0ms ~ 4.95 ms 구간이다.

#### 5.8.2.2 SR

SR 은 1 비트에 대한 정보를 OOK 방식으로 전송한다. 즉, 스케줄링 요청을 할 경우 신호를 전송하고 그렇지 않을 경우 신호를 전송하지 않는다. 정보는 길이가 97 심볼인 ZC 수열을 이용하여 전송하고 시퀀스의 근은 아래와 같이 주어지며

- Sequence root = (게이트웨이 ID % 96) + 1

위의 과정으로 생성된 ZC 수열은 순환 이동하여 전송하며 순환 이동 인덱스는 0~96 범위의 짝수, 즉 0, 2, 4, ..., 96 만을 사용하며 순환 이동 인덱스는 상위 계층에서 설정된다. 자원이 할당되는 위치는 슬롯의 UCCH 영역 4.95 ms ~ 9.8 ms 구간이다. SR 과 CQI 는 UCCH 의 동일한 영역에 전송되며 전송되는 정보는 상위 계층에서 설정된다.

### 5.8.2.3 CQI

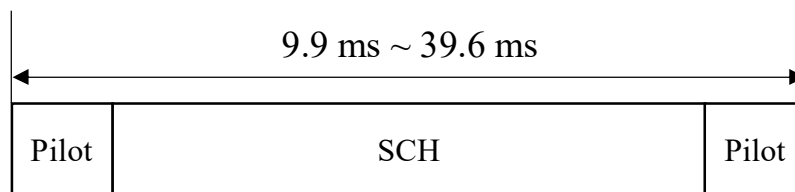
CQI 는 6 비트로 구성된 채널 정보를 전송하며 정보는 0, 1, 2, ..., 63 dB 의 SNR 값이다. CQI 정보는 골드 수열을 이용하여 전송하며 스크램블러의 초기값으로 4096+(셀 ID)가 사용된다. CQI 에 사용되는 수열의 길이는 198 비트이고 QPSK 변조된다. 변조된 신호는 99 심볼의 길이를 가지며 신호를 순환 이동하여 전송한다. 순환 이동 인덱스는 0~63 의 값을 가지며 SNR 정보로 결정된다. 자원이 할당되는 위치는 슬롯의 UCCH 영역 4.95 ms ~ 9.9 ms 구간이다. SR 과 CQI 는 UCCH 의 동일한 영역에 전송되며 전송되는 정보는 상위 계층에서 설정된다.

### 5.8.3 USCH

USCH 는 정보를 전송하는 채널로 아래의 과정을 거쳐 신호를 생성한다.

- a) CRC attachment
- b) Channel coding
- c) Rate matching
- d) Scrambling
- e) Modulation
- f) Pilot attachment

CRC 는 CRC-24, 채널 부호는 부호율이 0.25~0.85 인 터보 부호 또는 길쌈 부호, 변조는 QPSK / 16QAM / 64QAM 이 사용되며 FEC 는 CRC 를 포함한 입력 비트 시퀀스 길이가 80 보다 클 경우 터보 부호가 사용되며 그렇지 않을 경우 길쌈 부호가 사용된다. 이때 채널 부호, 부호율 및 변조 기법은 MCS 레벨에 따라 결정되며 MCS 레벨은 <표 5-11>과 같다. 변조 이후 신호의 길이는 파일럿을 포함하여 자원 블록 단위 길이의 정수배가 되도록 RM 과정에서 평처링 또는 반복을 수행하고 스크램블 과정에서는 초기값으로 게이트웨이 ID 가 사용된다. 파일럿은 DCCH 에 삽입되는 신호와 동일하며 삽입 위치는 (그림 5-23)과 같이 SCH 내에 삽입되며 정확한 위치는 0 번 자원 블록 내 앞과 뒤 그리고 3 번째 자원 블록의 CCH 가 삽입되는 영역의 좌우이다. 단, 하나의 DE 가 0 과 3 번째 자원 블록을 모두 사용할 경우 CCH 삽입 위치의 좌우만 삽입된다.



(그림 5-22) USCH 구조

USCH 는 모든 슬롯의 SCH 영역 0 ms ~ 39.6 ms 구간에 삽입된다. 단, 매 프레임의 첫번째 서브프레임 첫 번째 슬롯에서는 BCH 신호 바로 뒤에 전송되며 상세 위치는 슬롯 0 의 SCH 영역 19.8 ms ~ 39.6 ms 구간이다.

## 5.9 릴레이 하향 링크 채널

모든 서브프레임의 슬롯 0 이 릴레이 하향 링크 채널에 사용된다.

### 5.9.1 R-BCH

R-BCH 는 6 비트의 정보를 전송하며 아래의 과정을 거쳐 신호를 생성한다.

- a) R-BCH Preamble Generation
- b) R-BCH Information Generation

R-BCH 는 (그림 5-24)와 같은 구조를 갖는다.

|                      |                        |
|----------------------|------------------------|
| R-BCH Preamble (125) | R-BCH Information (64) |
|----------------------|------------------------|

(그림 5-23) R-BCH 구조

R-BCH 프리앰블과 R-BCH 정보는 골드 수열을 이용하여 생성한다. 골드 수열 생성 시 초기값은 셀 ID 가 사용되고 앞쪽 378 비트가 사용된다. 이때 셀 ID 는 릴레이 링크에서 주체 단말의 ID 를 나타낸다. 수열은 QPSK 변조되어 총 189 심볼 길이를 갖고 앞쪽 125 심볼은 R-BCH 프리앰블 뒤쪽 64 심볼은 R-BCH 정보로 사용된다. R-BCH 정보는 6 비트의 정보를 전송하며 정보를 전송하기 위해 수열을 순환 이동하여 전송한다. 순환 이동 인덱스는 정보 비트 값에 따라 0 ~ 63 의 값을 갖는다. R-BCH 는 매프레임의 첫 번째 서브프레임에만 삽입되어 전송된다. 상세 위치는 슬롯 0 의 R-DSCH 영역 0 ms ~ 9.45 ms 구간이다.

### 5.9.2 R-SYNC

R-SYNC 는 길이가 199 심볼인 ZC 시퀀스를 이용하여 생성한다. 시퀀스의 근은 아래와 같이 결정되며

- Sequence index = (셀ID % 16) + 1

위의 과정으로 생성된 ZC 수열은 순환 이동하여 전송하며 순환 이동 인덱스는 0~198 범위의 짝수, 즉 0, 2, 4, ..., 198 만을 사용하며 순환 이동 인덱스는 상위 계층에서 설정된다. 자원은 (그림 5-25)와 같이 R-BCH 에 연이어 배치되며 정확한 위치는 모든 슬롯 0 의 USCH 영역 9.45 ms ~ 19.4 ms 구간이다.

|                      |                        |              |
|----------------------|------------------------|--------------|
| R-BCH Preamble (125) | R-BCH Information (64) | R-SYNC (199) |
|----------------------|------------------------|--------------|

(그림 5-24) R-SYNC 구조

### 5.9.3 R-DCCH

R-DCCH 는 아래 항목에 대한 정보를 전송한다.

- ACK(1 비트)
- DCI0 (24 비트)

- DCI1 (24 비트)
- L1Cmd (24 비트)

ACK 는 주 링크 UCCH 의 ACK 신호 생성 과정과 동일하다. 단 R-DCCH 의 ACK 는 1 bit 에 대한 정보만을 전송하고 심볼의 길이가 40 으로 주 링크 UCCH 의 ACK 보다 짧은 길이를 갖는다. ACK 가 전송되는 정확한 위치는 모든 슬롯 0 의 DCCH 영역 0 ms ~ 2 ms 구간이다.

DCI0 는 R-USCH 의 정보, DCI1 는 R-DSCH 의 정보, L1 층은 임의의 단말에 대한 제어 명령이 할당되며 모두 24 비트로 구성되고 DCCH 에는 3 가지의 정보 중 2 개의 정보가 할당되며 할당되는 정보는 상위 계층에서 설정된다. 따라서 정보의 길이는 최대 48 비트이다. DCCH 에 할당된 DCI 정보는 아래의 과정을 거쳐 신호를 생성한다.

- a) CRC attachment
- b) Channel coding
- c) Rate matching
- d) Scrambling
- e) Modulation
- f) Pilot attachment

CRC 는 CRC-16, 채널 부호는 부호율이 1/4 인 길쌈 부호, 변조는 QPSK 가 사용된다. 스크램블 과정에서는 초기값으로 셀 ID 가 사용된다. RM 과정에서는 변조 이후 심볼의 길이를 138 로 맞추기 위하여 반복을 수행한다. 변조 이후 신호의 길이는 128 이며 신호의 앞과 뒤에 각각 10 심볼 길이의 파일럿이 삽입된다. 파일럿은 골드 시퀀스를 이용하여 생성하며 초기값으로 셀 ID 가 사용된다. 파일럿 신호 삽입 이후 신호의 총 길이는 158 심볼이며 R-DCCH 의 삽입 위치는 모든 슬롯 0 의 CCH 영역에서 ACK 와 연이어 배치된다. 정확한 위치는 모든 R-DCCH 영역 2.45 ms ~ 9.9 ms 구간이다.

### 5.9.5 R-DSCH

(5.7.4 절) 주 링크의 DSCH 와 동일

### 5.10 릴레이 상향 링크 채널

모든 서브프레임의 슬롯 1 이 릴레이 상향 링크 채널에 사용된다.

#### 5.10.1 R-RACH

(5.8.1 절) 주 링크의 RACH 와 동일

#### 5.10.2 R-UCCH

#### 5.10.2.1 ACK

(5.8.2.1 절) 릴레이 링크의 DCCH ACK 와 동일

#### 5.10.2.2 SR

주 링크의 UCCH SR 과 동일한 과정을 거쳐 생성된다. 단 R-UCCH 의 SR 은 길이가 79 인 ZC 시퀀스를 이용하여 생성하며 초기값으로 셀 ID 가 사용된다. 자원이 할당되는 위치는 R-UCCH 의 슬롯 1 영역 2 ms ~ 5.95 ms 구간이다.

#### 5.10.2.3 CQI

주 링크의 UCCH CQI 와 동일한 과정을 거쳐 생성된다. 단 R-UCCH 의 CQI 는 골드 시퀀스의 초기값으로 셀 ID 가 사용되고 생성된 신호의 길이가 79 심볼이다. 자원이 할당되는 위치는 R-UCCH 의 슬롯 1 영역 5.95 ms ~ 9.9 ms 구간이다.

#### 5.10.3 R-USCH

(5.8.3 절) 주 링크의 USCH 와 동일

## 부 록 1-1

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

### 지식재산권 협약서 정보

해당 사항 없음



## 부 록 1-2

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

### 시험인증 관련 사항

해당 사항 없음

## 부 록 1-3

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

## 본 표준의 연계(family) 표준

## 1-3.1 에너지 전력 분야 사물인터넷(e-IoT)

| 표준번호                  | 표준제목                                          |
|-----------------------|-----------------------------------------------|
| TTAK.KO-10.1121-part1 | 에너지 전력분야 사물인터넷(e-IoT) - 제1부: 시스템 규격           |
| TTAK.KO-10.1121-part2 | 에너지 전력분야 사물인터넷(e-IoT) - 제2부: 단순등록 규격          |
| TTAK.KO-10.1121-part3 | 에너지 전력분야 사물인터넷(e-IoT) - 제3부: 데이터 보고 규격        |
| TTAK.KO-10.1121-part4 | 에너지 전력분야 사물인터넷(e-IoT) - 제4부: 현장단말 서비스 규격      |
| TTAK.KO-10.1121-part5 | 에너지 전력분야 사물인터넷(e-IoT) - 제5부: 협대역 무선통신 물리계층 규격 |

## 부 록 I-4

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

### 참고 문헌

- [1] “Technical Specification Group Radio Access Network; Evolved Universal Terrestrial Radio Access (E-UTRA); Multiplexing and channel coding”, 3GPP TS 36.212 V8.6.0, Mar. 2009.
- [2] H. J. Zepernick and A. Finger, Pseudo Random Signal Processing: Theory and Application. New York: Wiley, 2013.
- [3] R. Gold, "Optimal binary sequences for spread spectrum multiplexing (Corresp.)". IEEE Transactions on Information Theory. vol. 13, no. 4, pp. 619–621, Oct. 1967.
- [4] C. Berrou, A. Glavieux, "Near optimum error-correcting coding and decoding: Turbo codes", IEEE Transaction on Communications, vol. 44, no. 10, pp. 1261–1271, Oct. 1996.
- [5] H. H. Ma, J. K. Wolf, "On Tail Biting Convolutional Codes", IEEE Transactions on Communications, vol. 34, no. 2, pp. 104–111, 1986.

## 부 록 1-5

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

### 영문표준 해설서

해당 사항 없음

## 부 록 1-6

(본 부록은 표준을 보충하기 위한 내용으로 표준의 일부는 아님)

### 표준의 이력

| 판수   | 채택일     | 표준번호                        | 내용 | 담당 위원회                      |
|------|---------|-----------------------------|----|-----------------------------|
| 제 1판 | 2018.12 | 제정<br>TTAK.KO-10.1121-part5 |    | 사물인터넷네트워크킹프로젝트그룹<br>(SPG12) |